



Maximは、Maxim Integrated Products, Inc. の登録商標です。

DS3234 水晶とSRAMを内蔵し、SPIバスの非常に正確なRTC

概要

DS3234は低価格で、温度補償型の水晶発振器(TCXO)と水晶を内蔵した、SPIバスの非常に正確なリアルタイムクロック(RTC)です。

DS3234はVCCを監視するために、精密な温度補償型の基準電圧とコンパレータ回路を内蔵しています。

VCCが電源遮断電圧(VPF)を下回ると、デバイスはRST出力を出して、さらにVCCがVPFとVBATの両方を下回ると、その部品への読み込みと書き込みを禁止します。

RSTピンは、マイコンのリセットを引き起こすための押しボタン入力として監視されます。

デバイスへの主電源が遮断されると、デバイスはバックアップの電源入力に切り替わり、正確な時間計測を維持します。

水晶発振器を内蔵しているので、製造ラインで個々の部品点数を削減するだけでなく、デバイスの長期的な精度も高めています。

DS3234は、民生用および工業用の温度範囲で利用でき、業界標準の300ミル、20ピンSOパッケージで提供されます。

またDS3234は、256バイトのバッテリー・バックアップされたSRAMも内蔵しています。

主電源を喪失した場合、メモリーの内容はVBAT端子に接続された電源によって保持されます。

RTCは、秒、分、時間、曜日、日付、月、および年の情報を保持します。

月末の日付は、うるう年の補正を含めて、31日以内の月とともに自動的に調節されます。

この時計は、AM/PM表示付きの12時間制または24時間のいずれかで動作します。

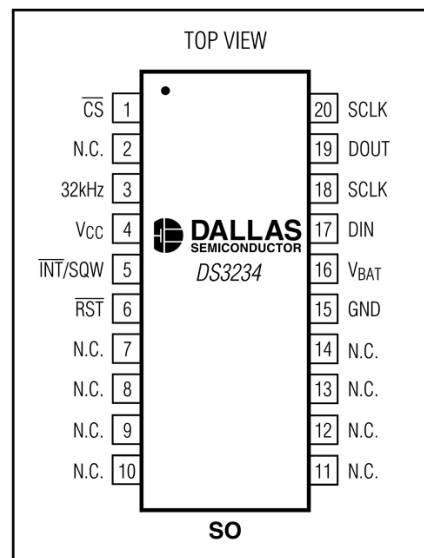
2つのプログラム可能な時刻アラームと、プログラム可能な方形波出力が提供されます。

アドレスとデータは、SPI双方向バスによりシリアル転送されます。

応用

サーバー 公共の電力計
テレマティクス(車載情報システム) GPS

ピン構成



特徴

- ◆ 精度 $\pm 2\text{ppm}$ ($0^{\circ}\text{C} \sim +40^{\circ}\text{C}$)
- ◆ 精度 $\pm 3.5\text{ppm}$ ($-40^{\circ}\text{C} \sim +85^{\circ}\text{C}$)
- ◆ 時刻のためのバッテリー・バックアップ入力。
- ◆ 動作温度範囲 民生用: $0^{\circ}\text{C} \sim +70^{\circ}\text{C}$
工業用: $-40^{\circ}\text{C} \sim +85^{\circ}\text{C}$
- ◆ 低消費電力。
- ◆ リアルタイムクロックが、秒、分、時間、曜日、日付、月、および年(最高2099年までのうるう年補正付き)を計数。
- ◆ 2つの時刻アラーム。
- ◆ プログラム可能な方形波出力。
- ◆ 4MHzのSPIバスで、モード1と3をサポート。
- ◆ デジタル温度センサ出力: 精度 $\pm 3^{\circ}\text{C}$
- ◆ エージング調整用のレジスター。
- ◆ RST(リセット)入力/出力。
- ◆ 300ミルの20ピンSOパッケージ。
- ◆ Underwriters Laboratories(UL)承認

オーダー情報

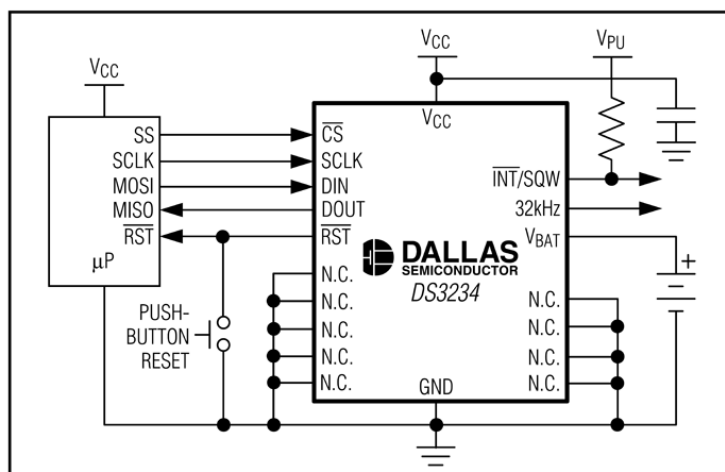
分類	温度範囲	パッケージ	トップマーク
DS3234S#	$0^{\circ}\text{C} \sim +70^{\circ}\text{C}$	20 SO	DS3234S
DS3234SN#	$-40^{\circ}\text{C} \sim +85^{\circ}\text{C}$	20 SO	DS3234SN

#は、RoHS必要条件で免除される鉛を含むかもしれない、RoHSに準ずるデバイスを示します。リード仕上げは、JEDEC97カテゴリのE3で、鉛系と無鉛の両方ハンダ付け工程に互換性があります。
“#”は、トップマーク上のどこでも、RoHS準拠デバイスを示します。

絶対最大定格

- 各ピンの電圧範囲
(GNDに対して) $-0.3\text{V} \sim +6.0\text{V}$
- 接合部-周囲間の熱抵抗
(θ_{JA}) (注1) $55^{\circ}\text{C}/\text{W}$
- 接合部-ケース間の熱抵抗
(θ_{JC}) (注1) $24^{\circ}\text{C}/\text{W}$
- 動作温度範囲
(結露しないこと) ... $-40^{\circ}\text{C} \sim +85^{\circ}\text{C}$
- 接合温度 $+125^{\circ}\text{C}$
- 保管温度範囲 $-40^{\circ}\text{C} \sim +85^{\circ}\text{C}$
- リード温度
(ハンダ付け10秒) $+260^{\circ}\text{C}$
- はんだ付け温度
(リフロー最大2回) $+260^{\circ}\text{C}$
- 取り扱い、
プリント基板のレイアウト、および
アセンブリのセクションを参照。

標準動作回路



SPIは、モトローラ社の商標です。

注1: パッケージの熱抵抗は、4層ボードを使ってJEDEC仕様JESD51-7に記載の方法を用いて得られました。
パッケージの熱考慮についての詳細は、www.maxim-ic.com/thermal-tutorialを参照してください。

「絶対最大定格」を超えるストレスは、デバイスに永久的な損傷を引き起こす可能性があります。
これらはストレスの定格のみについて示してあり、この仕様の動作に関するセクションに示された値を越える状態でのデバイスの機能動作は含まれていません。
長時間デバイスを絶対最大定格条件にさらすと、デバイスの信頼性に影響を与えることがあります。

推奨動作条件

($T_A = -40^{\circ}\text{C} \sim +85^{\circ}\text{C}$ 、特に明記しない限り) (注2、注3)

項 目	記号	条 件	最小	標準	最大	単位
電 源 電 圧	VCC		2.0	3.3	5.5	V
	VBAT		2.0	3.0	3.8	
論理(1)入力 $\overline{\text{CS}}$, SCLK, DIN	V _{IH}		$0.7 \times V_{CC}$	$V_{CC} + 0.3$		V
論理(0)入力 $\overline{\text{CS}}$, SCLK, DIN, $\overline{\text{RST}}$	V _L	$2.0\text{V} \leq V_{CC} \leq 3.63\text{V}$	-0.3	$+0.2 \times V_{CC}$		V
		$3.63\text{V} < V_{CC} \leq 5.5\text{V}$	-0.3		+0.7	

電気的特性

($V_{CC} = 2.0\text{V} \sim 5.5\text{V}$ 、 V_{CC} = 動作電源 (表1を参照)、 $T_A = -40^{\circ}\text{C} \sim +85^{\circ}\text{C}$ 、特に明記しない限り)
(標準値は、 $V_{CC} = 3.3\text{V}$ 、 $V_{BAT} = 3.0\text{V}$ と $T_A = +25^{\circ}\text{C}$ 、特に明記しない限り)
(TCXOの動作保証は、 V_{CC} が $2.3\text{V} \sim 5.5\text{V}$ と V_{BAT} が $2.3\text{V} \sim 3.8\text{V}$) (注2、注3)

項 目	記号	条 件	最小	標準	最大	単位
動作電源電流	I _{CCA}	SCLK = 4MHz BSY = 0 (注4、注5)	$V_{CC} = 3.63\text{V}$		400	μA
			$V_{CC} = 5.5\text{V}$		700	
待機電源電流	I _{CCS}	$\overline{\text{CS}} = V_{IH}$ (注5) 32kHz出力OFF SQW出力OFF	$V_{CC} = 3.63\text{V}$		120	μA
			$V_{CC} = 5.5\text{V}$		160	
温度変換電流	I _{CCSCONV}	SPIバス非活動 32kHz出力OFF SQW出力OFF	$V_{CC} = 3.63\text{V}$		500	μA
			$V_{CC} = 5.5\text{V}$		600	

項 目	記号	条 件	最小	標準	最大	単位
電源喪失電圧	V _{PF}		2.45	2.575	2.70	V
V _{BAT} の漏れ電流	I _{BATLKG}		25	100		nA
(V _{CC} = 2.0V ~ 5.5V、T _A = -40°C ~ +85°C、特に明記しない限り) (注2、注3)						
論理(1)出力 32kHz I _{OH} = -500 μA I _{OH} = -250 μA I _{OH} = -125 μA	V _{OH}	(BB32kHz = 1) V _{CC} > 3.63V 3.63V > V _{CC} > 2.7V 2.7V > (V _{CC} or V _{BAT}) > 2.0V	0.85 × V _{CC}			V
論理(0)出力 32kHz	V _{OL}	I _{OL} = 1mA	0.4			V
論理(1)出力 DOUT	V _{OH}	I _{OH} = -1.0mA	0.85 × V _{CC}			V
論理(0)出力 DOUT, $\overline{\text{INT/SQW}}$	V _{OL}	I _{OL} = 3mA	0.4			V
論理(0)出力 $\overline{\text{RST}}$	V _{OL}	I _{OL} = 1.0mA	0.4			V
出力漏れ電流 32kHz, INT/SQW, DOUT	I _{LO}	出力ハイ・インピーダンス	-1	0	+1	μA
入力漏れ電流 DIN, CS, SCLK	I _{LI}		-1		+1	μA
$\overline{\text{RST}}$ ピン I/O漏れ電流	I _{OL}	$\overline{\text{RST}}$ ハイ・インピーダンス (注6)	-200		+10	μA
TCXO (V _{CC} = 2.3V ~ 5.5V、V _{BAT} = 2.3V ~ 3.8V、T _A = -40°C ~ +85°C、特に明記しない限り) (注2、注3)						
出力周波数	f _{OUT}	V _{CC} =3.3V または V _{BAT} =3.3V	32.768			kHz
周波数安定度 対 温度	Δf/f _{OUT}	V _{CC} = 3.3V または V _{BAT} = 3.3V	0°C ~ +40°C		-2	+2
			-40°C ~ 0°C +40°C ~ +85°C		-3.5	+3.5
周波数安定度 対 電圧	Δf/V		1			ppm/V
LSBあたりの 周波数調整レジスター感度	Δf/LSB	次で指定 されます:	-40° C		0.7	
			+25° C		0.1	
			+70° C		0.4	
			+85° C		0.8	
温度精度	Temp		-3			+3
水晶の長期安定性	Δf/f _{OUT}	リフロー後 出荷テストは 行いません	最初の年		±1.0	
			0~10年		±5.0	

電気的特性

(V_{CC} = 0V、V_{BAT} = 2.0V ~ 3.8V、T_A = -40°C ~ +85°C、特に明記しない限り) (注2)

項 目	記号	条 件		最小	標準	最大	単位
時刻保持バッテリー電流 (注5)	IBATT	$\overline{\text{EOSC}}=0$,BBSQW=0	VBAT = 3.4V	1.5	2.3	μ A	
		CRATE1=CRATE0=0	VBAT = 3.8V	1.5	2.5		
温度変換電流	IBATTG	$\overline{\text{EOSC}} = 0$, BBSQW = 0			400	μ A	
データ保持電流	IBATTD	$\overline{\text{EOSC}} = 1$			100	nA	

AC電気的特性

(VCC = 2.0V ~ 5.5V、TA = -40°C ~ +85°C、特に明記しない限り) (注2)

項 目	記号	条 件	最小 標準 最大	単位
SCLKクロック周波数	fSCL	$2.7V \leq V_{CC} \leq 5.5V$	4	MHz
		$2.0V \leq V_{CC} < 2.7V$	2	
Data—SCLKのセットアップ時間	tDC		30	ns
SCLK—Dataのホールド時間	tCDH		30	ns
SCLK— \overline{CS} のセットアップ時間	tCCS		30	ns
SCLK—Dataの有効期間 (注7)	tCDD	$2.7V \leq V_{CC} \leq 5.5V$	80	ns
		$2.0V \leq V_{CC} < 2.7V$	160	
SCLKのLowレベル時間	tCL	$2.7V \leq V_{CC} \leq 5.5V$	110	ns
		$2.0V \leq V_{CC} < 2.7V$	220	
SCLKのHighレベル時間	tCH	$2.7V \leq V_{CC} \leq 5.5V$	110	ns
		$2.0V \leq V_{CC} < 2.7V$	220	
SCLKの立ち上がりと立ち下がり時間	tR, tF		200	ns
\overline{CS} —SCLKのセットアップ時間	tCC		400	ns
SCLK— \overline{CS} のホールド時間	tCCH	$2.7V \leq V_{CC} \leq 5.5V$	100	ns
		$2.0V \leq V_{CC} < 2.7V$	200	
\overline{CS} 非アクティブ時間	tCWH		400	ns
\overline{CS} —出力ハイ・インピーダンス時間	tCDZ	(注8)	40	ns
押しボタンのデバウンス期間	PBDB		250	ms
リセットの有効時間	tRST		250	ms
発振器停止フラグ(OSF)の遅延	tOSF	(注9)	100	ms
温度変換時間	tCONV		125 200	ms

電源切り換えの特性

(TA = -40°C ~ +85°C)

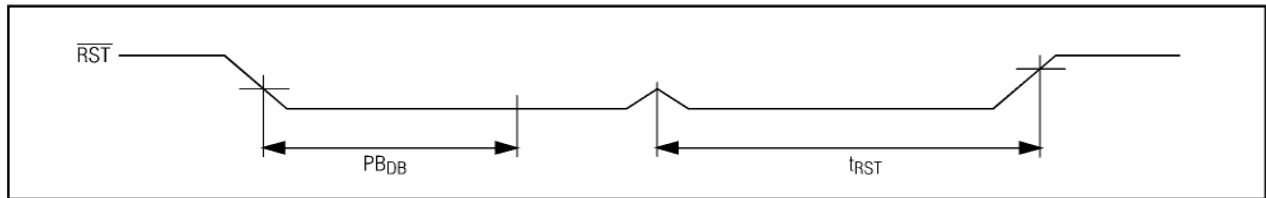
項 目	記号	条 件	最小 標準 最大	単位
VCC立下がり時間 V _{PF} (MAX) — V _{PF} (MIN)	tVCCF		300	μs
VCC立上がり時間 V _{PF} (MIN) — V _{PF} (MAX)	tVCCR		0	μs
電源投入時の回復時間	tREC	(注10)	125 300	ms

静電容量

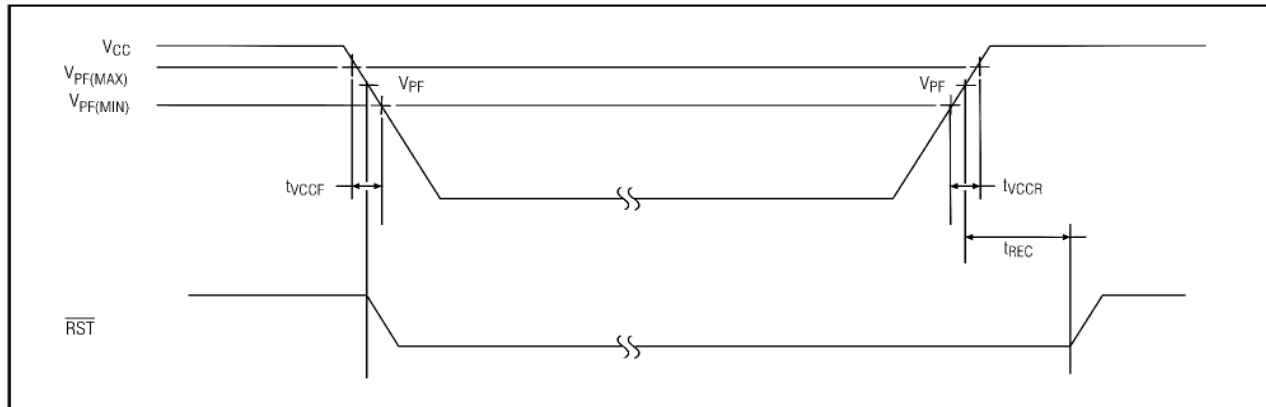
(TA = +25°C)

項 目	記号	条 件	最小 標準 最大	単位
全入力ピンの静電容量	CIN	(注11)	10	pF
全出力ピンの静電容量	CIO	出力ハイ・インピーダンス(注11)	10	pF

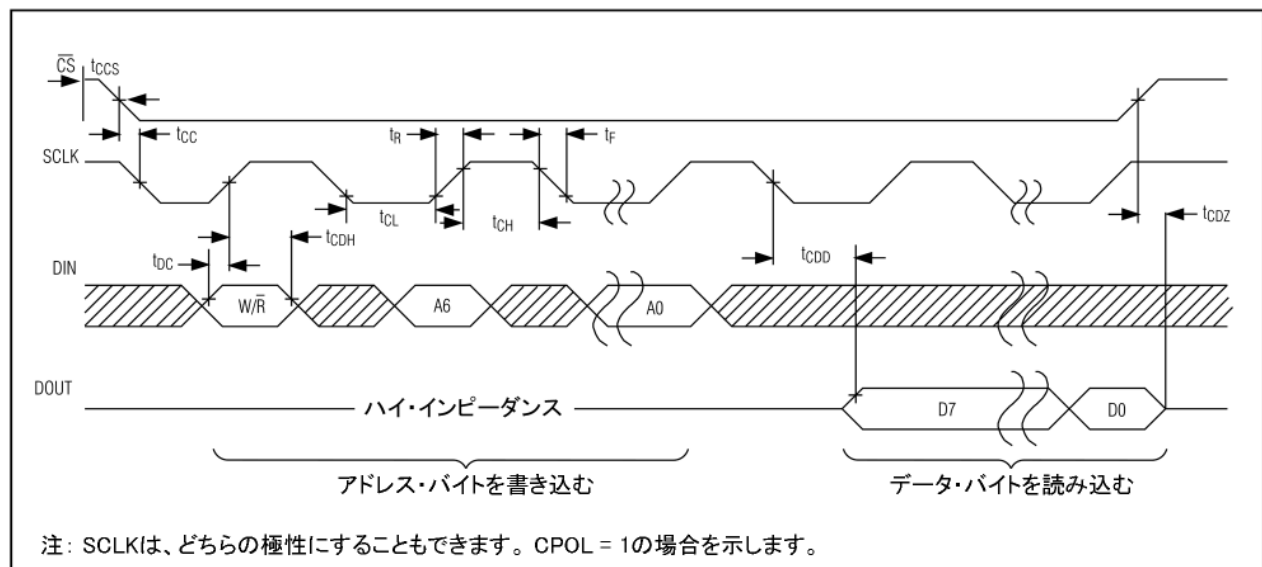
プッシュボタンのリセットタイミング



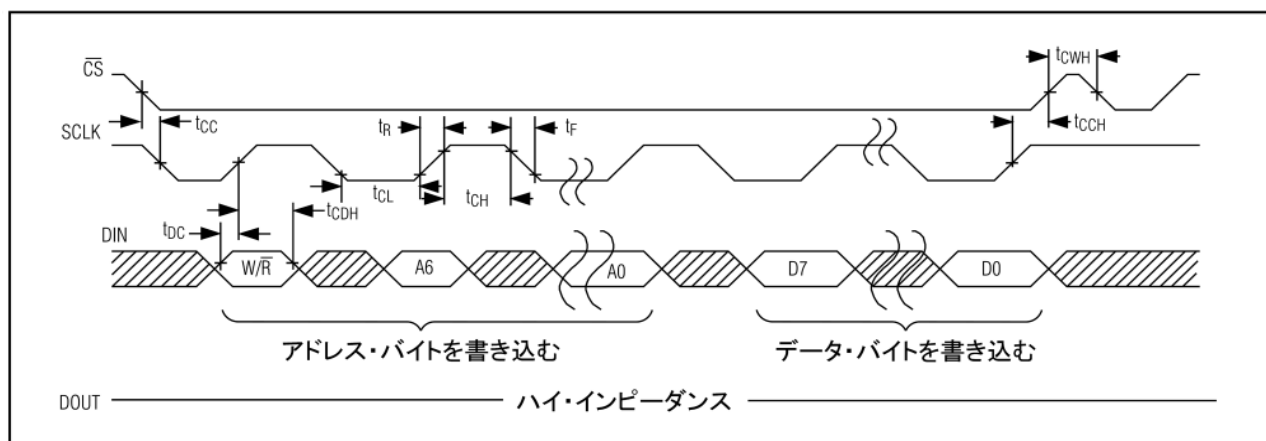
電源の切り換えタイミング



タイミング図 - SPI 読み込み転送 (SPIモード3の例)



タイミング図 - SPI 書き込み転送 (SPIモード3の例)



警告： 負のアンダーシュート（-0.3V以下）がバッテリー・バックアップ・モードの期間にあると、データが失われる可能性があります。

注2： -40℃の限界は設計によって保証されており、製造時にテストされていません。

注3： すべての電圧は、GNDを基準としています。

注4： $V_{IH} = 0.8 \times V_{CC}$ または $V_{IL} = 0.2 \times V_{CC}$ で測定されます。
（10nsの立ち上がり／立ち下がり時間、DOUT = 無負荷）

注5： 電流は平均入力電流です。（温度変換電流を含む）。CRATE1 = CRATE0 = 0

注6： \overline{RST} ピンは、 V_{CC} へ50k Ω （公称値）の内部プルアップ抵抗を持っています。

注7： $V_{OH} = 0.8 \times V_{CC}$ または $V_{OL} = 0.2 \times V_{CC}$ で測定されます。
SCLKが50%の点から、DOUTの V_{OH} 最小限まで測定されます。

注8： 50pF負荷によって。

注9： パラメータ t_{OSF} は、 $0V \leq V_{CC} \leq V_{CC}(\text{MAX})$ と $2.3V \leq V_{BAT} \leq V_{BAT}(\text{MAX})$ の電圧範囲以上で、OSFフラグがセットされるように、発振器が止められなければならない時間の期間です。

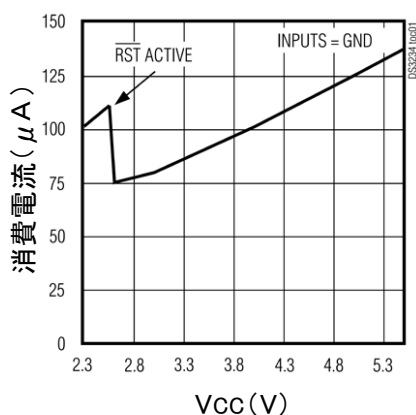
注10： 発振器が有効で動作している場合にのみ、この遅延が適用されます。
もし、EOSCビットが1ならば、 t_{REC} はバイパスされて、RSTは直ちにHighになります。

注11： 設計によって保証されており、製造時にはテストされません。

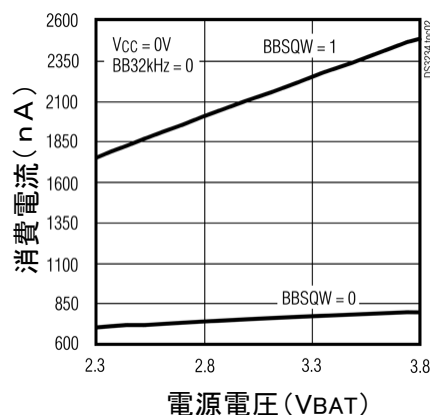
標準動作特性

（ $V_{CC} = +3.3V$, $T_A = +25^\circ C$ 、特に明記しない限り）

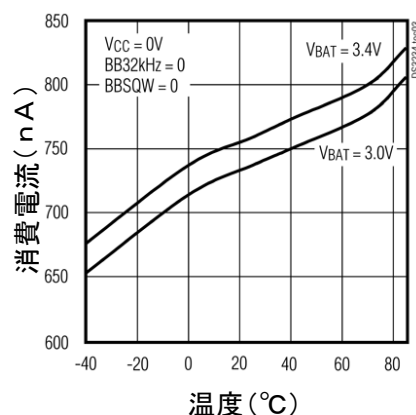
スタンバイ消費電流
対 電源電圧



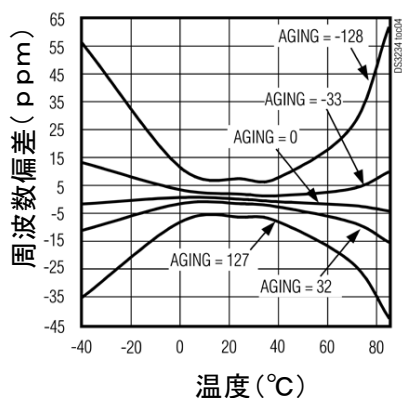
バッテリー電流
対 電源電圧



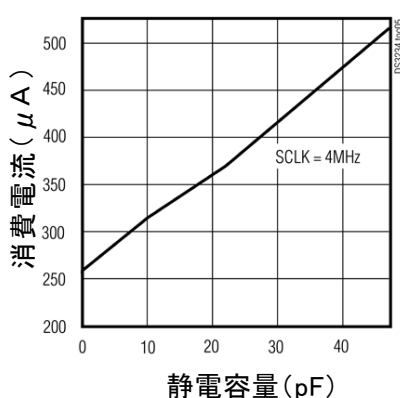
バッテリー電流
対 温度



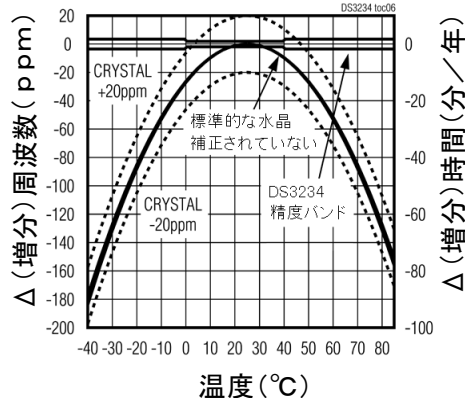
周波数偏差 対 温度
対 エージング値



ICCA 対 DOUT負荷



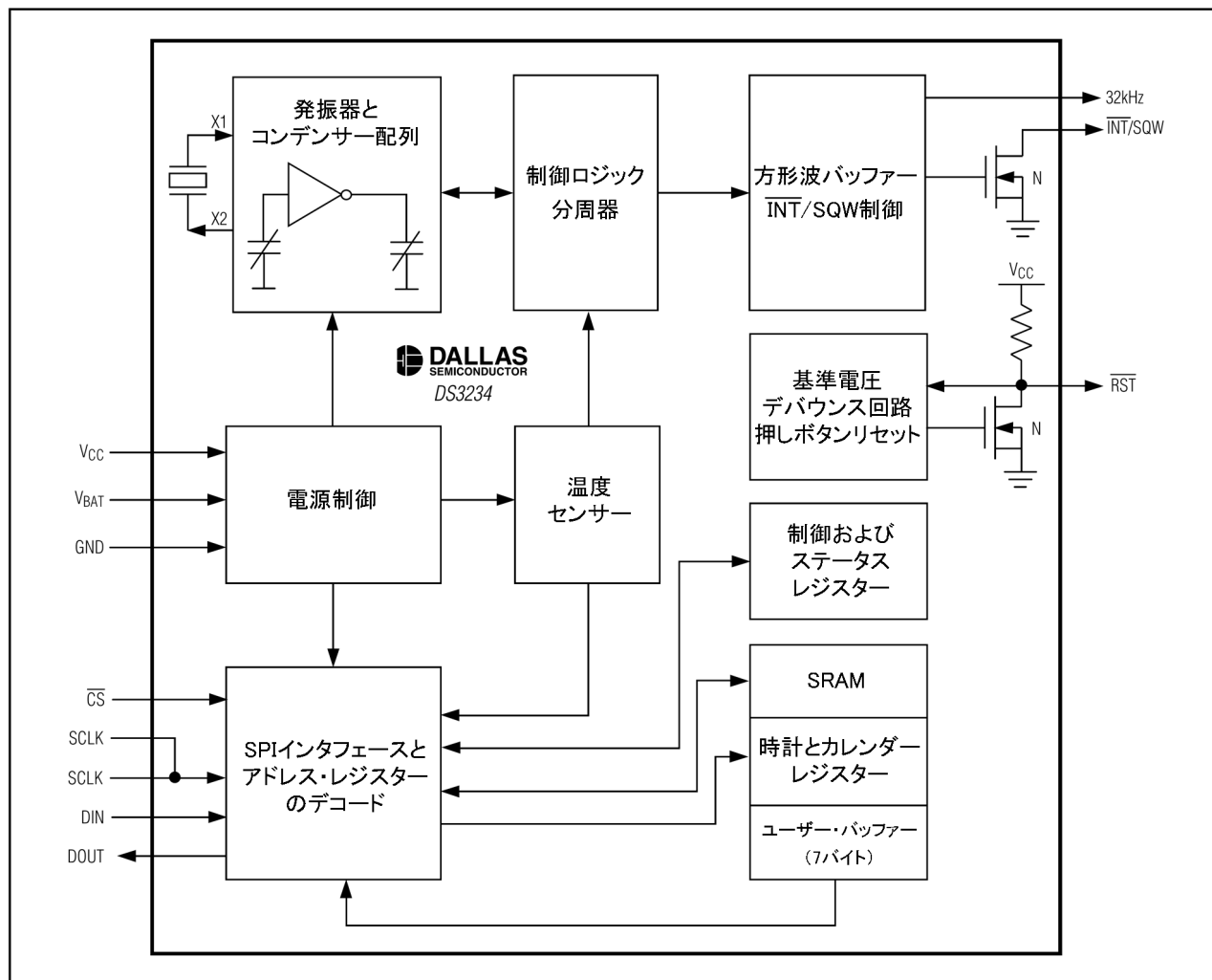
Δ時間と周波数 対 温度



ピンの説明

ピン	名 称	機 能
1	$\overline{\text{CS}}$	アクティブLowのチップセレクト入力。 デバイスを選択、または選択解除するために使用します。
2 7-14	N.C.	接続なし。 内部で接続されていません。 GNDに接続する必要があります。
3	32kHz	32kHzのプッシュプル出力。 EN32kHz = 0、またはBB32kHz = 0のいずれかで無効にした場合、32kHzピンの状態はLowになります。
4	VCC	主電源用のDC電源ピン。 このピンは0.1 μF ~ 1.0 μF のコンデンサを使用して、デカップリングする必要があります。
5	$\overline{\text{INT}}/\text{SQW}$	アクティブLowの、割り込みまたは方形波出力。 このオープン・ドレインピンは、外付けのプルアップ抵抗が必要です。 使用しない場合は、オープンのままにすることができます。 この多機能ピンは、制御レジスター(0EH)で、INTCNビットの状態によって決定されます。 INTCNが論理0に設定されている場合、このピンは方形波を出力し、その周波数はRS2とRS1ビットによって決定されます。 INTCNが論理1に設定されている場合、時刻レジスターと、どちらかのアラームレジスタ間の一致は、INT/SQWピンを作動させます。 (アラームが有効になっている場合) INTCNビットは、電源が最初に印加された時に論理1に設定されるので、このピンはアラームを無効にして、デフォルトで割り込み出力になります。 VCCの電圧に関係なく、プルアップ電圧は最高5.5Vまでです。 使用しない場合は、このピンを未接続のままにすることができます。
6	$\overline{\text{RST}}$	アクティブLowのリセット。 このピンはオープンドレインの入力／出力です。 それは、VPFの仕様と関連してVCCの状態を示します。 VCCがVPFを下回ると、RSTピンはLowにドライブされます。 VCCがVPFを越えると(tRSTの間)、RSTピンはハイ・インピーダンスになります。 アクティブLowのオープンドレイン出力は、デバウンス付きの押しボタン入力機能と組み合わされています。 このピンは、押しボタンリセット要求により起動することができます。 それは、VCCへ50k Ω (公称値)の内部プルアップ抵抗を持っています。 外付けのプルアップ抵抗は、接続しないでください。 最初の電源投入時、または水晶発振器が無効になっている場合は、tRSTは無視されて、RSTは即座にHighになります。
15	GND	グラウンド
16	VBAT	バックアップ電源入力。 もしVBATを使用しないならば、GNDと接続してください。 VBATピンとバッテリーの間に直列に置かれるダイオードは、不正動作を引き起こすかもしれません。 リチウム電池が使われる時に、逆充電しないように守るため、ULで認定されている。 www.maxim-ic.com/qa/info/ul を参照して下さい。
17	DIN	SPIデータ入力。 デバイスに、アドレスとデータを送るのに用いられます。
18 20	SCLK	SPIクロック入力。 デバイスとの間で、データのタイミングを制御するのに用いられます。 どちらのクロック極性も、使用することができます。 クロックの極性は、CSがLowになる時のSCLKの状態に基づいて、デバイスによって決定されます。 ピン18と20は、内部で一緒に電氣的につながれます。
19	DOUT	SPIデータ出力。 CMOSプッシュプルドライバー。 デバイスが読み込みモードにある時は、データはこのピンから出力されます。

ブロック図



詳細説明

DS3234は、内蔵水晶と256バイトのSRAMを持つ、TCXOとRTCです。

内蔵されたセンサーは、定期的に温度をサンプリングし、温度変化による水晶のドリフト(変化)を補償するために、発振器の負荷を調整します。

DS3234は、ユーザーが選択可能なサンプル・レートを提供します。

これは、温度センサーのサンプリングによる消費電流を最小限に抑えながら、ユーザーが色々な温度変化率を考慮に入れて、温度センサーのサンプル・レートを選択することができます。

ユーザーは、周囲温度が短時間で大きく変化するアプリケーションのために、より速いサンプル・レートによって、予想される温度変化率に基づいたサンプル・レートを選ぶべきです。

TCXOは、安定した正確な基準クロックを提供し、 $-40^{\circ}\text{C} \sim +85^{\circ}\text{C}$ で年間精度 ± 2 分以内にRTCを維持します。

TCXOの周波数出力は、32kHzピンで入手可能です。

このRTCは、2つのプログラム可能な時刻アラームと、プログラム可能な方形波出力を備えた、低消費電力の時計とカレンダーです。

INT/SQWは、どちらかのアラーム条件による割り込み信号、または方形波出力を提供します。

時計とカレンダーは、秒、分、時間、曜日、日付、月、および年の情報を提供します。

月末の日付は、うるう年の補正を含めて、31日以内の月とともに自動的に調節されます。

この時計は、AM/PM表示付きの12時間制または24時間のいずれかで動作します。

内部レジスターへのアクセスは、SPIバス・インタフェースを介して可能です。

温度補償基準電圧とコンパレータ回路は、停電を検出すると、必要に応じて自動的にバックアップ電源に切り換えるために、VCCのレベルを監視します。

バックアップ電源から動作させる場合には、供給電流を最小限にするために、アクセスが禁止されます。

バックアップ電源がデバイスを動かすとき、発振器、時間と日付およびTCXO動作は続けることができます。

RSTピンは、外付けの押しボタン機能と、電源喪失の表示器として働きます。

動作

ブロック図は、DS3234の主な構成を示しています

8つのブロックは、4つの機能的なグループにまとめることができます： TCXO、電源制御、押しボタン機能、とRTC。

それらの操作は、以下のセクションで個別に説明されます。

32kHz TCXO

温度センサ、発振器、および制御ロジックは、TCXOを形成します。

コントローラは、チップ上の温度センサーの出力を読み込み、必要な静電容量を決定するために検索テーブルを使用して、AGEレジスター内のエージング校正に加えて、静電容量選定レジスターを設定します

温度値の変化が発生した場合にのみ、AGEレジスターへの変更を含む新しい値が転送されます。

温度は、VCCが最初に印加され、それ以降64秒ごとに1回読み込まれます。
(デフォルト、CRATE1とCRATE0の制御／ステータス・レジスター項の説明を参照してください)

電源制御

電源制御機能は、温度補償基準電圧とVCCレベルを監視するコンパレータ回路を備えています。

デバイスが完全にアクセス可能で、VPFよりVCCが大きい場合に、データの書き込みや読み取りをすることができます。

しかし、VCCがVPFとVBATの両方を下回ると、内部の時刻レジスターは、どのようなアクセスからも遮断されます。

もしVBATよりVPFが少ないならば、デバイスの電源はVCCがVPFを下回ったときに、VCCからVBATに切り換えられます。

もしVBATよりVPFが大きいならば、デバイスの電源はVCCがVBATを下回ったときに、VCCからVBATに切り換えられます。

VCCがVPFとVBATの両方より高く戻った後、 $\overline{\text{RST}}$ がHighになり、読み出し及び書き込みアクセスが可能になります。(表1)

バッテリーを長持ちさせるために、初めてVBATがデバイスに適用され、VCCがVPFと交差するまでは、発振器は起動しません。

初めてVCCが立ち上がった後に発振器が起動し、パワー・ダウンの間はVBAT源が発振器の電源で、発振器を動かす続けます。

DS3234がVBATに切り変わるとき、発振器は $\overline{\text{EOSC}}$ ビットを設定することによって無効にすることができます。

表1. 電源制御

供給条件	読込／書込アクセス	使用電源	$\overline{\text{RST}}$
$\text{VCC} < \text{VPF}$, $\text{VCC} < \text{VBAT}$	不可能	VBAT	作動する
$\text{VCC} < \text{VPF}$, $\text{VCC} > \text{VBAT}$	可能	VCC	作動する
$\text{VCC} > \text{VPF}$, $\text{VCC} < \text{VBAT}$	可能	VCC	作動しない
$\text{VCC} > \text{VPF}$, $\text{VCC} > \text{VBAT}$	可能	VCC	作動しない

VBATの動作

引き出されるVBAT電流量に影響を及ぼす、いくつかの作動モードがあります。

VBATにより電力を供給される部品は、平均温度変換電流IBATTcを含む時刻計測電流(IBATT)が引き出されます。

(アプリケーションノート3644を参照してください: 正確なリアルタイムクロック用の電源の考慮事項)

システムが、しばしば起こる高い電流パルスに対応し、なおも有効な電圧レベルを維持することができなければならないので、温度変換電流(IBATTc)は指定されています。

データ保持電流(IBATTD_R)は、発振器が止められた時($\overline{\text{EOSC}} = 1$)に、部品に流れる電流です。

このモードは、例えば完成品が顧客に出荷されるのを待つ間に、時刻と日付の情報を維持する必要がないとき、その間のバッテリーの使用を最小限に抑えることができます。

押しボタンリセット機能

DS3234は、 $\overline{\text{RST}}$ 出力端子と接続される押しボタンスイッチに備えます。

DS3234は、リセット・サイクルでないときに、それはLowになるエッジの $\overline{\text{RST}}$ 信号を継続的に監視します。

エッジの変化が検出された場合、DS3234は $\overline{\text{RST}}$ をLowにしてスイッチをデバウンスします。

内部タイマーの期間が終った後(PBDB)、DS3234は $\overline{\text{RST}}$ ラインを監視し続けます。

もしラインがまだ低い場合、DS3234は立ち上がりを探してラインを継続的に監視します。

解放を検出すると、DS3234は $\overline{\text{RST}}$ ピンをLowにして、 t_{RST} のためにLowに保ちます。

同じピン($\overline{\text{RST}}$)は、電源喪失状態を示すために用いられます。

VCCがV_{PF}より低い場合、内部の電源喪失信号が発生し、それが $\overline{\text{RST}}$ ピンをLowにします。

VCCがV_{PF}より高いレベルに戻るとき、 $\overline{\text{RST}}$ ピンは電力供給が安定するまでT_{REC}のためにLowに保持されます。

EOSCビットが論理1(バッテリー・バックアップモードで発振器を無効にする)に設定されている場合は、 t_{REC} は無視されて、 $\overline{\text{RST}}$ は直ちにHighになります。

$\overline{\text{RST}}$ が電源喪失条件(表1を参照)のために有効な時は、TCXOとRTCは動作し続けて、SPI動作は禁止されます。

$\overline{\text{RST}}$ が押しボタンの要因で有効になっている場合、それはTCXO、SPIインターフェース、またはRTC機能の動作に影響を及ぼしません。

リアルタイムクロック

TCXOからのクロック源によって、RTCは、秒、分、時間、曜日、日付、月、および年の情報を提供します。

月末の日付は、うるう年の補正を含めて、31日以内の月とともに自動的に調節されます。

この時計は、 $\overline{\text{AM}}/\text{PM}$ 表示付きの12時間制または24時間のいずれかで動作します。

時計は、2つのプログラム可能な時刻アラームと、プログラム可能な方形波出力を提供します。

$\overline{\text{INT}}/\text{SQW}$ ピンは、どちらかのアラーム条件による割り込みを生成、または方形波信号を出力し、その選択はINTCNビットによって制御されます。

SRAM

DS3234は、汎用でバッテリー・バックアップされた、256バイトの読み出し／書き込みメモリーを備えています。

VCCがV_{PF}またはVBATのどちらかより上にあるときは、常にSRAMへの書き込みまたは読み出しができます。

アドレス・マップ

図1は、DS3234の時刻レジスターのアドレスマップを示します。

複数バイトのアクセス時には、アドレスポインターが、レジスター空間の最後に達したとき(読み取りは13h、書き込みは93h)、それは最初のアドレスに回り込みます。(読み取りは00h、書き込みは80h)

DS3234は、予約アドレスへの読み取りまたは書き込みに応じません、そして内部のアドレスポインターは増加しません。

256バイトのSRAMデータにアクセスするアドレス・ポインターの操作は、SRAMアドレスおよびデータ・レジスターの説明に記載されています。

\overline{CS} の立ち下がりエッジ、または複数バイトのアクセス時にアドレス・ポインターが増加し00h位置の時、現在の時刻は第2セットのレジスターに転送されます。

内部時刻レジスターが通常に増加し続けている間の時刻情報は、これらの二次レジスターから読み込まれます。

時間と日付のレジスターが、複数バイトの読み取りを使用して読み出される場合、これが読まれる間に主要なレジスターが更新する場合に備えて、レジスターを再読み込みする必要があります。

SPIインタフェース

DS3234は、SPIシリアルバス上のスレーブ装置として動作します

アクセスは \overline{CS} ピンで部品を選択し、SCLKとDIN/DOUTピンを使用して、部品から時間のデータを入力／出力することによって得られます。

複数バイトの転送は、1つの \overline{CS} がLow期間内でサポートされています。

VCCがVBATまたはVPPのどちらかを超えているときは、いつでもSPIでDS3234のインターフェイスにアクセスが可能です。

時計とカレンダー

時間とカレンダー情報は、適切なレジスター・バイトを読み取ることによって得られます。

図1は、RTCのレジスターを示しています。

時間とカレンダーのデータは、適切なレジスター・バイトに書き込むことによって設定または初期化されます。

時間とカレンダー・レジスターの内容は、バイナリコード化された10進数(BCD)形式です。

DS3234は、12時間制または24時間制のいずれかのモードで動くことができます。

時間レジスターのビット6は、12または24時間制モードを選択するビットに定義されます。

Highの時には、12時間制モードが選ばれます。

12時間モードでは、ビット5は $\overline{AM/PM}$ ビットであり、論理(1)はPMです。

24時間制モードでは、ビット5は20時ビットです。(20～23時)。

年レジスターが99から00にあふれるとき、世紀ビット(月レジスターのビット7)が切り換えられます。

曜日のレジスターは、真夜中(夜の12時)に増加します。

曜日に対応する値はユーザー定義ですが、連続している必要があります。(すなわち、もし1が日曜日ならば、2は月曜日になる、など)。

不合理な時間と日付の入力は、不確定な動作を生じます。

時間と日付のレジスターを読み書きするときは、内部レジスターの更新エラーを防止するために、二次(ユーザー)バッファが使用されます。

時間と日付のレジスターを読み取るときに、 \overline{CS} の立ち下がりエッジ、またはレジスター・ポインターが0に帰るときに、ユーザーのバッファと同期化されます。

時間の情報は、時計が動き続ける間、これらの二次レジスターから読み込まれます。

これは、読み取り時に、主レジスターが更新する場合に備えて、レジスターを再読み込みする必要があります。

秒レジスターに書き込むときは、常にカウントの連鎖がリセットされます。

書き込みの転送は、バイトの最後のビットのクロックが入るときに行われます。

一旦秒読み連鎖がリセットされるならば、残り時間のロールオーバー問題を避けて、1秒以内に日付レジスターが書かれなければなりません。

1Hzの方形波出力が、もし有効ならば、秒データ転送の500ms後にHighへ推移します。

図1. DS3234の時刻レジスターとSRAMのアドレス・マップ

アドレス		MSB		レジスター						LSB		範 囲	機能
読込	書込	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0				
00h	80h	0	10秒			秒				00～59		時 刻	
01h	81h	0	10分			分				00～59			
02h	82h	0	12/24	AM/PM 20時	10時	時				1-12&AM/PM 00～23			
03h	83h	0	0	0	0	0	曜日				1～7		
04h	84h	0	0	10日		日				01～31			
05h	85h	世紀	0	0	10月	月				01-12&世紀			
06h	86h	10年				年				00～99			
07h	87h	A1M1	アラーム1 10秒			アラーム1 秒				00～59		ア ラ ー ム 1	
08h	88h	A1M2	アラーム1 10分			アラーム1 分				00～59			
09h	89h	A1M3	12/24	AM/PM 20時	10時	アラーム1 時				1-12&AM/PM 00～23			
0Ah	8Ah	A1M4	DY/DT	0 10日		アラーム1 曜日 アラーム1 日				1～7 01～31			
0Bh	8Bh	A2M2	アラーム2 10分			アラーム2 分				00～59		ア ラ ー ム 2	
0Ch	8Ch	A2M3	12/24	AM/PM 20時	10時	アラーム2 時				1-12&AM/PM 00～23			
0Dh	8Dh	A2M4	DY/DT	0 10日		アラーム2 曜日 アラーム2 日				1～7 01～31			
0Eh	8Eh	EOSC	BBSQW	CONV	RS2	RS1	INTCN	A2IE	A1IE	制 御			
0Fh	8Fh	OSF	BB32KHz	CRATE1	CEATE0	EN32KHz	BSY	A2F	A1F	制御／ステータス			
10h	90h	SIGN	D6	D5	D4	D3	D2	D1	D0	水晶エージング・オフセット			
11h	91h	SIGN	D8	D7	D6	D5	D4	D3	D2	温度値 上位（MSB）			
12h	92h	D1	D0	0	0	0	0	0	0	温度値 下位（LSB）			
13h	93h	0	0	0	0	0	0	0	BB_TD	温度変換の禁止			
14h 17h	94h 97h	-	-	-	-	-	-	-	-	予 約（未使用）			
18h	98h	A7	A6	A5	A4	A3	A2	A1	A0	SRAMアドレス			
19h	99h	D7	D6	D5	D4	D3	D2	D1	D0	SRAMデータ			

注：特に明記しない限り、電源が最初に印加されたときの、レジスターの状態は定められません。
 0として定義されるビットは、1を書き込むことはできません、常に0が読み出されます。
 温度値のレジスターは、読み取り専用です。

アラーム

DS3234は、2つの時刻／日付アラームを持っています。

アラーム1は、07hから0Ahまでのレジスターに書くことによって設定できます。

アラーム2は、0Bhから0Dhまでのレジスターに書くことによって設定できます。

アラームは、アラームの一致条件で $\overline{\text{INT}}/\text{SQW}$ 出力を作動させるようにプログラムすることができます。
(コントロールレジスターのアラーム有効とINTCNビットで)

時刻／日付アラーム・レジスターの、それぞれのビット7はマスクビットです。(表2)

各アラームのすべてのマスクビットが論理0のときにだけ、時刻レジスターの値が、時刻／日付アラーム・レジスターに格納された値と一致した際に、アラームが発生します。

また、アラームは、毎秒、分、時間、日、または日付を繰り返すようにプログラムすることもできます。

表2は、可能な設定を示します。

表に記載されていない構成は、不確定な動作になります。

DY/ $\overline{\text{DT}}$ ビット(アラーム曜日／日付レジスターのビット6)は、アラーム値が格納された曜日または月の日付レジスターのビット0～5に反映するかどうかを制御します。

もし、DY/ $\overline{\text{DT}}$ に論理0が書き込まれるならば、アラームは月の日付と一致する結果となります。

もし、DY/ $\overline{\text{DT}}$ に論理1が書き込まれるならば、アラームは曜日と一致する結果となります。

RTCレジスターの値がアラーム・レジスターの設定と一致したとき、対応するアラーム・フラグ“A1F”または“A2F”のビットが、論理1にセットされます。

もし、対応するアラームの“A1IE”または“A2IE”もまた論理1に設定され、INTCNビットが論理1に設定され、割り込みが有効ならば、アラーム条件はINT/SQW信号を作動させます。

一致は、時間と日付レジスターの1秒ごとの更新で検査されます。

表2. アラームのマスクビット

DY/ $\overline{\text{DT}}$	ALARM1 レジスターのマスクビット (Bit7)				アラーム発生率
	A1M4	A1M3	A1M2	A1M1	
×	1	1	1	1	毎秒1回アラーム
×	1	1	1	0	秒が一致した時にアラーム
×	1	1	0	0	分と秒が一致した時にアラーム
×	1	0	0	0	時、分、秒が一致した時にアラーム
0	0	0	0	0	日付、時、分、秒が一致した時にアラーム
1	0	0	0	0	曜日、時、分、秒が一致した時にアラーム

DY/ $\overline{\text{DT}}$	ALARM2 レジスターのマスクビット (Bit7)			アラーム発生率
	A2M4	A2M3	A2M2	
×	1	1	1	アラーム1分間隔 (毎分00秒)
×	1	1	0	分が一致した時にアラーム
×	1	0	0	時と分が一致した時にアラーム
0	0	0	0	日付、時、分が一致した時にアラーム
1	0	0	0	曜日、時、分が一致した時にアラーム

特殊レジスター

DS3234は、リアルタイムクロック、アラーム、および方形波出力を制御する、2つの追加レジスターを持っています。（制御および制御/ステータス）

制御レジスター（0Eh / 8Eh）

0Eh	8Eh	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
名称		$\overline{\text{EOSC}}$	BBSQW	CONV	RS2	RS1	INTCN	A2IE	A1IE
POR		0	0	0	1	1	1	0	0

* PORは、デバイスへの電力が、VBATまたはVCCのどちらかに初めて印加されたとして明示されます。

Bit7: $\overline{\text{EOSC}}$ 発振器を有効にする。

論理0に設定されると、発振器が始動します。

論理1に設定され、DS3234がバッテリー電源に切り替わる時には、発振器が止められます。

このビットは、電源が最初に印加されたときにクリア（論理0）されます。

DS3234がVCCにより電源を供給されるときは、 $\overline{\text{EOSC}}$ ビットの状態に関係なく発振器は常にオンです。

$\overline{\text{EOSC}}$ が禁止にされるときは、すべてのレジスターのデータも変化しません。

Bit6: BBSQW バッテリー・バックアップ時の方形波出力を有効にする。

論理1に設定されると、 $\text{INTCN} = 0$ で $\text{VCC} < \text{VPF}$ のとき、このビットは方形波出力を有効にします。

BBSQWが論理0で、 $\text{VCC} < \text{VPF}$ とき、 $\overline{\text{INT}}/\text{SQW}$ ピンはハイ・インピーダンスになります。

このビットは、電源が最初に印加されたときに、禁止（論理0）になります。

Bit5: CONV 温度を変換する。

このビットを1に設定することにより、温度をデジタルのコードに変換し、発振器の静電容量配列を更新するために、TCXOアルゴリズムを実行することを、温度センサーに強制します。

変換がすでに進行中でないときにのみ、発行することができます。

ユーザーは、新しいTCXOの実行開始をコントローラに強制する前に、ステータスビットのBSYを確認する必要があります。

ユーザーが起動する温度変換は、内部の64秒（デフォルトの間隔）更新サイクルには影響しません。

このビットは、電源が最初に印加されたときに、禁止（論理0）になります。

ユーザーが起動する温度変換は約2msで、BSYビットには影響を及ぼしません。

CONVビットは、それが書き込まれた時点から、CONVとBSYの両方が0になるか、変換が終了するまで、1にとどまります。

ユーザーが起動した変換の状態を監視する場合には、CONVのビットを使用する必要があります。

Bit4, Bit3: RS2, RS1 レート（周波数）選択。

これらのビットは、方形波が有効になっている場合の、方形波出力の周波数を制御します。

RS2	RS1	方形波出力の周波数
0	0	1Hz
0	1	1.024kHz
1	0	4.096kHz
1	1	8.192kHz

左の表は、RSビットで選択可能な、方形波の周波数を示しています。

これらのビットは、電源が最初に印加されたときに、両方が論理1に設定されます。（8.192kHz）

Bit2: INTCN 割り込み制御。

このビットは、 $\overline{\text{INT}}/\text{SQW}$ 信号を制御します。

INTCNビットが論理0に設定されているとき、方形波が $\overline{\text{INT}}/\text{SQW}$ ピンに出力されます。

INTCNビットが論理1に設定されるとき、時刻レジスターと、どちらかのアラーム・レジスター間で一致があると、 $\overline{\text{INT}}/\text{SQW}$ を作動させます。（アラームも有効になっているならば）

INTCNビットの状態に関係なく、対応するアラーム・フラグは常にセットされます。

電源が最初に印加されたときに、INTCNビットは論理1に設定されます。

Bit1: A2IE アラーム2の割り込みを有効。

論理1に設定されると、このビットは $\overline{\text{INT}}/\text{SQW}$ (INTCN = 1とき)を出力するために、ステータスレジスタのアラーム2フラグ (A2Fビット)を許可します

A2IEビットが論理0に設定、またはINTCNが論理0に設定されている場合は、A2Fビットは割り込み信号を開始しません。

電源が最初に印加されたときに、A2IEビットは禁止 (論理0)になります。

Bit0: A1IE アラーム1割り込みを有効。

論理1に設定されると、このビットは $\overline{\text{INT}}/\text{SQW}$ (INTCN = 1とき)を出力するために、ステータスレジスタのアラーム1フラグ (A1Fビット)を許可します

A1IEビットが論理0に設定、またはINTCNが論理0に設定されている場合は、A1Fビットは割り込み信号を開始しません。

電源が最初に印加されたときに、A1IEビットは禁止 (論理0)になります。

制御 / ステータス・レジスター (0Fh / 8Fh)

0Fh	8Fh	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
名称		OSF	BB32kHz	CRATE1	CRATE0	EN32kHz	BSY	A2F	A1F
POR		1	1	0	0	1	0	0	0

* PORは、デバイスへの電力が、VBATまたはVCCのどちらかに初めて印加されたとして明示されます。

Bit7: OSF 発振停止フラグ。

このビットの論理1は、発振器が止められるか、または一定期間停止された場合に、時刻データの有効性を判断するために使用できることを表します。

このビットは、発振器が停止すると、どのような時にでも論理1にセットされます。

以下は、OSFビットがセットされる可能性がある原因の例です。

- 1) 初めて電源が印加された。
- 2) VCCとVBATに供給する電圧が、発振を維持するのに不十分である。
- 3) $\overline{\text{EOSC}}$ ビットが、バッテリー・バックアップ・モードでオフになっている。
- 4) 水晶への外部からの影響。(すなわち、ノイズ、漏洩、など)。

このビットは、論理0が書き込まれるまで、論理1のままです。

Bit6: BB32kHz バッテリー・バックアップ 32kHz出力。

このビットは、VBATから電力を供給される時に、32kHz出力を可能にします。
(EN32kHzが許可されるならば)

もしBB32kHz = 0で、その部品がVBATにより電力を供給される場合は、32kHz出力はLowになります。
電源が最初に印加されたとき、このビットは (論理1) 有効になっています。

Bit5, Bit4: CRATE1, CRATE0 変換速度。

これら2つのビットは、TCXOのサンプル速度を制御します。

サンプル速度は、温度センサーが変換を行い、発振器への補整を適用する頻度を決定します。

サンプル速度を下げることは、温度センサーが動作する頻度を減少させることによって、全体の消費電力を減少させます。

しかし、サンプルの間に起こる大きな温度変化は、完全に補償されないかもしれません。
それは全体的な精度を下げます。

電源が最初に印加されたとき、これらのビットは論理0に設定されます。

CRATE1	CRATE0	サンプル周期
0	0	64 秒
0	1	128 秒
1	0	256 秒
1	1	512 秒

Bit3: EN32kHz 32kHz出力を有効にする。

このビットは、32kHzピンの状態を示します。

論理1に設定すると、32kHzピンが有効になり、32.768kHzの方形波信号を出力します。

論理0に設定すると、32kHzピンがLowになります。

最初に電源投入時の状態で、このビットは論理1です。電源がDS3234に印加された後に、32kHzのピンに32.768kHzの方形波信号が出力されます。

電源が最初に印加されたとき、このビットは(論理1)有効になっています。

Bit2: BSY 使用中。

このビットは、デバイスがTCXOの機能を実行中であることを示します。

それは、温度センサーへの変換信号が出されると論理1になり、その後、変換が終了するとクリアされます。

Bit1: A2F アラーム2フラグ。

アラーム2フラグビットの論理1は、時刻がアラーム2レジスターと一致したことを示します。

もし、A2IEビットとINTCNビットが論理1に設定されるならば、A2Fが有効な間、 $\overline{\text{INT}}/\text{SQW}$ ピンはLowにされます。

A2Fは、論理0を書き込まれるとクリアされます。

このビットは、論理0に書き込むことができます。

論理1に書き込みしても、値は変更されません。

Bit0: A1F アラーム1フラグ。

アラーム1フラグビットの論理1は、時刻がアラーム1レジスターと一致したことを示します。

もし、A1IEビットとINTCNビットが論理1に設定されるならば、A1Fが有効な間、 $\overline{\text{INT}}/\text{SQW}$ ピンはLowにされます。

A1Fは、論理0が書き込まれるとクリアされます。

このビットは、論理0を書き込むことができます。

論理1を書き込みしても、値は変更されません。

エージング(時系変化)オフセット・レジスター (10h / 90h)

10h	90h	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
名称		SIGN	D6	D5	D4	D3	D2	D1	D0
POR		0	0	0	0	0	0	0	0

* PORは、デバイスへの電力が、VBATまたはVCCのどちらかに初めて印加されたとして明示されます。

エージング・オフセット・レジスターは、発振器のコンデンサー配列から、ユーザーが提供した値を追加または減少させます。

データは、2の補数に符号化され、ビット7は符号ビットを表しています。

1LSBは、水晶ピンのコンデンサー配列の増減を切り換える、最小の静電容量を表します。

エージング・オフセット・レジスターの静電容量値は、デバイスが温度補償ごとに計算する静電容量値に、加えられたり差し引かれたりします。

オフセット・レジスターは、以前の変換、または手動のユーザー変換(CONVビットをセット)の間に、温度が変化した場合、通常の温度変換時のコンデンサー配列に追加されます。

すぐに、32kHzの出力周波数でエージング・レジスターの効果を確認するには、手動変換を、それぞれのエージング・オフセット・レジスター変更の後に実行する必要があります。

正のエージング値は、配列の静電容量を追加して、発振器の周波数を遅くします。

負の値は、配列の静電容量を減らして、発振器の周波数を高くします。

LSB当たりのppmの変化は、種々の温度で異なります。

周波数対温度曲線は、このレジスターで使用された値によりシフトされます。

+25°Cにおいて、1LSBは、通常約0.1ppmの周波数変化をもたらします。

電源が最初に印加されるとき、これらのビットはすべて論理0に設定されています。

エージング・レジスターの使用は、ECテーブルで定められる精度を達成するために必要ではないけれども、所定の温度でエージングを補うのを助けるように使用することができます

標準動作特性の項で、全温度範囲の精度に対するレジスターの影響を示すグラフを参照してください。

温度レジスターの上位（MSB）（11h）

11h		Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
名称		SIGN	D8	D7	D6	D5	D4	D3	D2
POR		0	0	0	0	0	0	0	0

温度レジスターの下位（LSB）（12h）

12h		Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
名称		D1	D0	0	0	0	0	0	0
POR		0	0	0	0	0	0	0	0

* PORは、デバイスへの電力が、VBATまたはVCCのどちらかに初めて印加されたとして明示されます。

温度は、0.25℃の解像度による10ビットコードで表され、アドレス11hと12hでアクセスできます。

温度は、2の補数形式で符号化され、MSBのビット7は符号ビットを表しています。

上位8ビットの整数部分はアドレス11hにあり、下位2ビットの端数部分はアドレス12hの上位に少しあります。

例：0001_1001 01b = +25.25℃。

電源リセット時に、レジスターは0℃の既定温度に設定されて、コントローラーは温度変換を始めます。

温度は、VCCの初期のアプリケーションにおいて、その後64秒ごとに一度読み込まれます。

温度レジスターは、ユーザーが開始した変換後ごと、およびすべての64秒変換において更新されます。

温度レジスターは、読み取り専用です。

温度制御レジスター（13h / 93h）

13h	93h	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
名称		0	0	0	0	0	0	0	BB_TD
POR		0	0	0	0	0	0	0	0

* PORは、デバイスへの電力が、VBATまたはVCCのどちらかに初めて印加されたとして明示されます。

Bit0: BB_TD バッテリー・バックアップされた温度変換を禁止します。

デバイスがVBAT電源から供給されるとき、バッテリー・バックアップされた温度変換の禁止ビットは、自動的な温度変換を防ぎます。

これは、周波数の精度を犠牲にして、バッテリー電流を減します。

SRAM アドレス・レジスター（18h / 98h）

18h	98h	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
名称		A7	A6	A5	A4	A3	A2	A1	A0

注：このレジスターは、いずれも特定の初期値がありません。

SRAMアドレス・レジスターは、256バイトのメモリ配列の、8ビットのアドレスを与えます。

データ・レジスターにアクセスする前に、必要なメモリー・アドレスを、このレジスターに書き込む必要があります。

もし、1回の転送の間に何度もデータ・レジスターがアクセスされるならば、このレジスターの内容は自動的に増加されます。

アドレス・レジスターの内容が0FFhに到達すると、次のアクセスはレジスターを00hに戻します。

SRAM データ・レジスター (19h / 99h)

19h	99h	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
名称		D7	D6	D5	D4	D3	D2	D1	D0

注: このレジスターは、いずれも特定の初期値がありません。

SRAMデータ・レジスターは、256バイトメモリー配列から読み出されたデータ、または書き込まれるデータを与えます。

読み出し期間中に、このレジスター内のデータは、そのSRAMアドレス・レジスター(18h/98h)のメモリー位置にある内容です。

書き込み期間中に、このレジスター内のデータは、そのSRAMアドレス・レジスター(18h/98h)のメモリー位置に納められます。

SRAMデータ・レジスターが読み出しまたは書き込みされると、SRAMアドレス・レジスターは、それぞれのバイト読み出しまたは書き込みの後に増加され、複数バイト転送であるとしても、内部のレジスター・ポインターは19h/99hにとどまります。

SPI シリアル・データバス

DS3234は、SPIホスト・コントローラを持つシステムと通信するために、4線式SPIシリアル・データバスを備えています。

DS3234は、データ転送の最大限の適応性のため、単一バイトと複数バイトの両方に対応します。

DINとDOUTピンは、それぞれシリアル・データの入力ピンと出力ピンです。

\overline{CS} 入力は、データの転送を開始し、終了するために使用されます。

SCLKピンは、マスター(マイクロ・コントローラ)とスレーブ・デバイス(表3参照)との間で、データの移動を同期させるために使用されます。

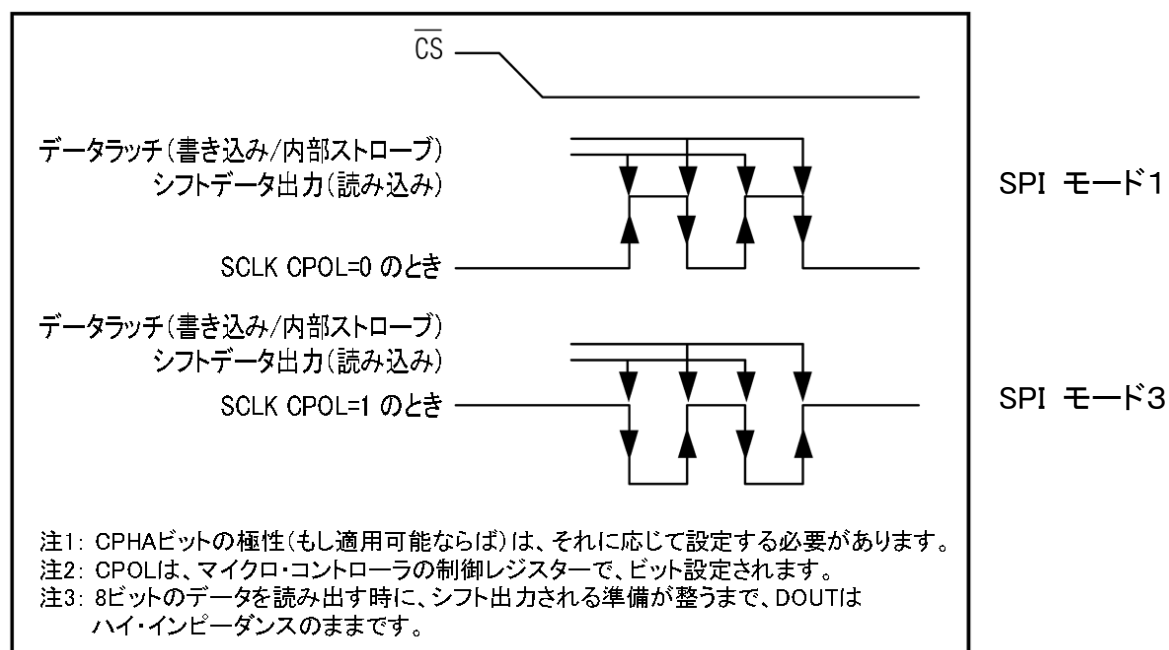
マイクロ・コントローラによって生成されるシフトクロック(SCLK)は、SPIバスのあらゆる装置に、アドレスとデータを転送する間だけ有効です。

入力データ(DIN)は、内部ストローブのエッジでラッチされ、出力データ(DOUT)は、シフトのエッジでシフト出力されます。(図2)

転送される各ビットに対して、一つのクロックがあります。

アドレスとデータのビットは、8つのグループで転送されます。

図2. マイクロ・コントローラ・クロック極性ビットの機能とシリアル・クロック



アドレスとデータ・バイトは、外へのシリアル・データ出力 (DOUT) と、中へのシリアル・データ入力 (DIN) で、最初にMSBからシフトされます。

あらゆる転送で、1バイト以上のデータを続けて書き込みまたは読み出しするには、バイトのアドレスを必要とします。

データは、書き込み操作のためにDINの中へ、および読み込み操作のためにDOUTピンから外へ転送されます。(図3 および 図4)

アドレスバイトは、 $\overline{\text{CS}}$ がLowにされた後で、常に最初に入力されるバイトです。

このバイトの最上位ビットは、読み込みか書き込みが起こるかどうかを判断します。

もし、MSBが0ならば、1つ以上の読み出しサイクルが起こります。

もし、MSBが1ならば、1つ以上の書き込みサイクルが起こります。

表3. SPIピンの機能

モード	$\overline{\text{CS}}$	SCLK	DIN	DOUT
無効	H	入力は無効	入力は無効	ハイ・インピーダンス
書き込み	L	CPOL = 1、SCLKの立上り	データビットのラッチ	ハイ・インピーダンス
		CPOL = 0、SCLKの立下り		
読み出し	L	CPOL = 1、SCLKの立下り	X	次のデータのビットシフト **
		CPOL = 0、SCLKの立上り		
無効な場所を読む	L	問わず	問わず	ハイ・インピーダンス

* CPOLは、ホストのマイクロプロセッサの制御レジスターで設定された、クロック極性ビットです。

** 8ビットのデータを読み出す時に、シフト出力される準備が整うまで、DOUTはハイ・インピーダンスのままです。

図3. SPIの1バイト書き込み (SPI モード1)

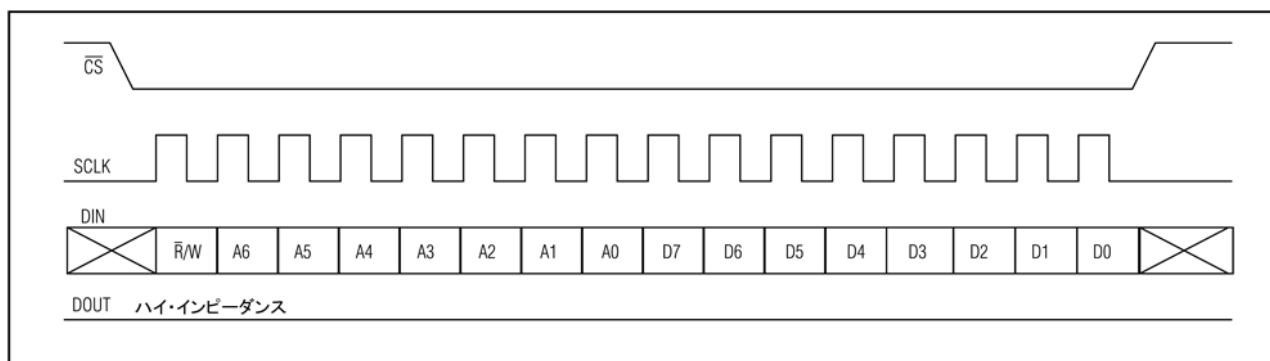


図4. SPIの1バイト読み出し (SPI モード1)

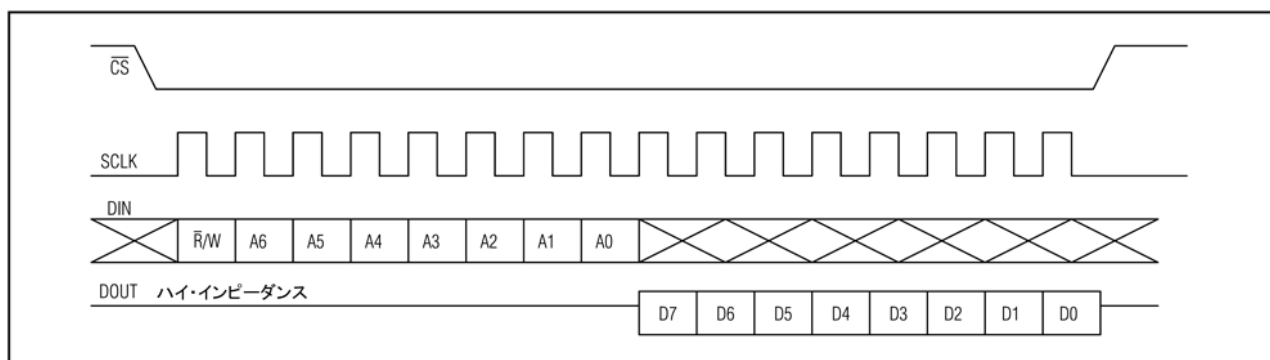
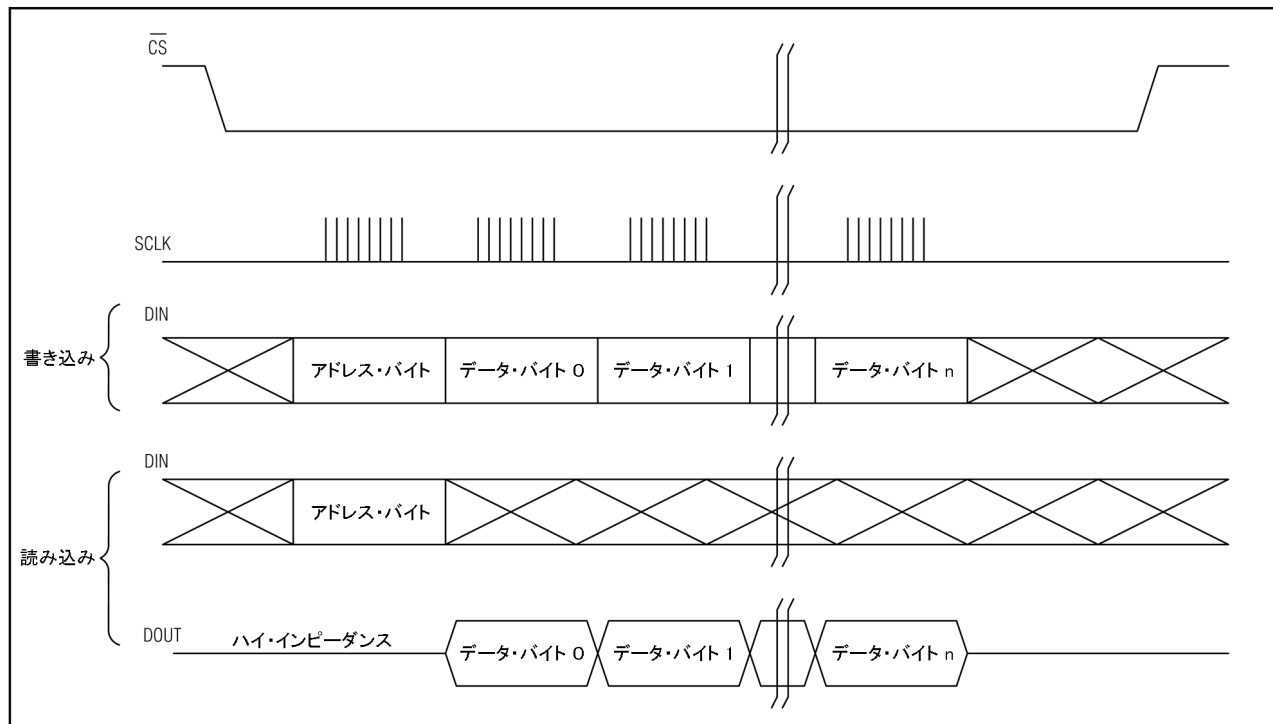


図5. SPIの複数バイト、バースト(集中)転送



データ転送は、一度に1バイト、または複数バイトのバースト・モードが起こるかもしれません。

$\overline{\text{CS}}$ がLowにされた後、アドレスがDS3234に書き込まれます。

アドレスの後に、一つ以上のデータ・バイトが、書き込まれるか読み取ることができます。

単一バイトの転送では、1バイトが読み出されるか書き込まれてから、 $\overline{\text{CS}}$ がHighにされます。

複数バイト転送のためには、アドレスが書き込まれた後に、複数バイトの読み取りまたは書き込みができます。(図5)

それぞれの読み出しまたは書き込みサイクルは、RTCのレジスター・アドレスが自動的に増加し、それはデバイスが使用不可にされるまで続きます。

アドレスは、13hまで増加した後に00hに戻り(読み出し時)、93hまで増加した後に80hに戻ります(書き込み時)。

時刻の更新されたコピーは、 $\overline{\text{CS}}$ の立ち下がりエッジ時、またはアドレス・ポインターが増加され13hから00hになる時に、ユーザー・バッファーへ転送されます。

これらの2つの事象において、内部とユーザー・コピーの時刻が同期するだけなので、内部ではアラーム条件が起こり、ユーザー・データと無関係に $\overline{\text{INT}}/\text{SQW}$ ピンを作動させることができます。

もし、SRAMがSRAMデータ・レジスターを読み込む(アドレス19h)、または書き込む(アドレス99h)ことによりアクセスされるならば、SRAMアドレス・レジスターの内容は最初のアクセスの後に、自動的に増加され、そしてすべてのデータ・サイクルは、SRAMデータ・レジスターを使います

取扱い、PCボードのレイアウト、組立

DS3234パッケージには、音叉型水晶が入っています。

ピック&ブレース装置を使用することができますが、注意事項は、過度の衝撃や振動を回避するように注意する必要があります。

リフローへの露出は、最大2回に制限されます。

超音波洗浄は、水晶への損傷を防ぐために避けるべきです。

グラウンド面が、パッケージと信号ラインの間に配置されていない限り、パッケージの下に信号を通すことは避けてください。

すべてのN.C.(無接続)ピンは、グラウンドに接続する必要があります。

チップ情報

基板はグラウンドに接続

プロセス:CMOS

パッケージ情報

最新のパッケージ情報とランドパターンは、www.maxim-ic.com/packagesを参照してください。

パッケージ・コードの“+”、“#”、または“-”のみで、RoHS対応状況を示すことに注意してください。

パッケージ図面は、異なるサフィックス文字を示すかもしれませんが、RoHS対応状況を問わず図面はパッケージに付随しています。

パッケージ・タイプ	パッケージ・コード	外形 No.	ランド・パターン No.
20 SO	W20#H2	21-0042	90-0108

マキシムは、マキシム製品に組込まれた回路以外の回路の使用について、一切責任を負いかねます。

回路特許ライセンスは、暗示されています。

マキシムは、随時予告なく回路及び仕様を変更する権利を保有します。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 _____ 21

© 2010マキシムインテグレートッドプロダクツ

MaximはMaxim Integrated Products, Inc.の登録商標です。

日本語訳の改訂

- Rev.0 2011/10/ 1 初版
- Rev.1 2011/10/ 6 P5 , P14 , P18 修正
- Rev.2 2011/10/ 9 P1 , P7 , P10 , P19 修正